

## 反熔丝 FPGA 配置算法与软件实现

钱海涛, 李 威, 张大华, 牛 莉, 刘 洋

(电子科技大学 电子薄膜与集成器件国家重点实验室, 四川 成都 610054)

**摘 要:** 反熔丝 FPGA 制造困难且多用在特殊用途领域, 因此有关其位流文件的研究很少. 本文首先介绍了反熔丝 FPGA 及 FPGACAD 软件流程, 接着描述了反熔丝 FPGA 具体结构并通过一个具体例子说明了如何配置反熔丝 FPGA, 然后讨论了反熔丝 FPGA 的编程方法, 由此引出了位流文件的格式和反熔丝单元编程信息格式, 最后提出了反熔丝 FPGA 位流文件生成算法并在实验平台实现了该算法.

**关键词:** 反熔丝; 配置; 位流文件; FPGA

**中图分类号:** TN402

**文献标识码:** A

**文章编号:** 1000-7180(2013)04-0063-04

## Antifuse—FPGA Configuration Algorithm and Software Implementation

QIAN Hai-tao, LI Wei, ZHANG Da-hua, NIU Li, LIU Yang

(State Key Laboratory of Electronic Thin Films and Integrated Devices,  
University of Electronic Science and Technology of China, Chengdu 610054, China)

**Abstract:** Since Antifuse—FPGA is only used in specified fields and it's difficult to manufacture, researches about bit—stream generation of Antifuse—FPGA are seldom done before. Basic knowledge about Antifuse—FPGA and the flow of FPGA CAD tool were introduced firstly. Then detail architecture of Antifuse—FPGA was described and methods of configuring Antifuse—FPGA were also elaborated through a real example. Afterward this paper discussed the way to configure Antifuse—FPGA, and by doing that the pattern of bit—stream file and its basic unit, containing information of Antifuse which was to be programmed, was deduced. At last, the algorithm of generating bit—stream file of Antifuse—FPGA was concluded and it was realized on the experimental platform.

**Key words:** Antifuse; configuration; bit—stream; FPGA

### 1 引言

FPGA(现场可编程门阵列)是与 CPU 和 DSP 并列的目前半导体市场上最重要的三类核心数字器件之一. 反熔丝 FPGA 由于其可靠性高抗辐射等优点, 成为空间领域使用的主流 FPGA.

典型 FPGA 的 CAD 流程包括逻辑综合, 工艺映射与打包, 布局, 布线, 时序分析和位流生成几个步骤. 逻辑综合负责将硬件描述语言或者原理图形式描述的电路转化为基本门网表, 并进行工艺无关的逻辑优化. 工艺映射将工艺无关的门级网表转

换成目标 FPGA 的逻辑单元构成的网表布局工具确定了实现电路功能需要的各逻辑单元在 FPGA 中的具体位置. 布线工具根据布局的结果, 利用适当的布线资源, 连接各逻辑单元的输入输出引脚. FPGA 位流文件(bit—stream)是指对可编程逻辑器件进行配置的二进制数据集, 这个数据集决定了 FPGA 的具体功能. 位流文件具体描述了需要配置的反熔丝的信息, 编程器通过这些信息即可编程 FPGA 生成目标电路. 由于没有具体的资料可供参考, 且当前 FPGA 架构存在多样性的特点, 位流文件设计的通用性不强<sup>[1-2]</sup>, 故而只能从位流文件的基本

收稿日期: 2012-07-18; 修回日期: 2012-08-24

基金项目: 中央高校基本科研业务费专项(103.1.2E022050205)

原理与反熔丝 FPGA 的结构出发<sup>[3]</sup>,按照软件工程的方法针对反熔丝 FPGA 进行位流生成算法设计.

## 2 反熔丝 FPGA 结构及配置方法

配置 FPGA 大致可分为对逻辑单元配置、布线开关配置以及输入输出单元配置这三部分,对于细颗粒反熔丝 FPGA 来说,由于逻辑单元是定制的,即无需配置的,其实现不同逻辑的能力不是依靠逻辑单元本身,而是通过选择其各个输入引脚与布线资源之间进行不同的连接来实现.

图 1 所示为一个典型的细颗粒 FPGA 逻辑单元<sup>[4]</sup>,由于选择器可实现任意逻辑的性质,对多个选择器进行适当组合,构成一个逻辑单元.图 2 所示该逻辑单元可以通过与布线资源的布通排列组合来实现数目巨大的逻辑门.

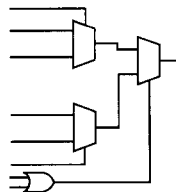


图 1 典型细颗粒 FPGA 逻辑单元

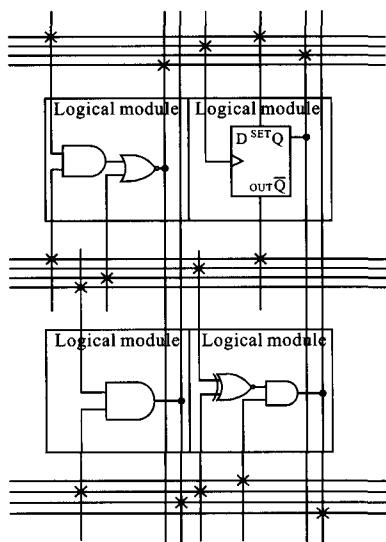


图 2 细颗粒 FPGA 逻辑单元功能实现

下面介绍一个具体的配置逻辑单元的例子,如果需要实现式(1)逻辑

$$F = A \cdot B + B' \cdot C + D \quad (1)$$

则首先需要对该表达式进行香农展开得到

$$F = B \cdot (A + D) + B' \cdot (C + D) \quad (2)$$

由此得到 F1 和 F2 两个子表达式式(3)

$$F = B \cdot F2 + B' \cdot F1 \quad (3)$$

其中, F1 和 F2 又可分别展开得到式(4)

$$F2 = A + D = (A \cdot 1) + (A' \cdot D)$$

$$F1 = C + D = (C \cdot 1) + (C' \cdot D) \quad (4)$$

故而,通过连接  $A0 = D$ ,  $A1 = '1'$ ,  $B0 = D$ ,  $B1 = '1'$ ,  $SA = C$ ,  $SB = A$ ,  $S0 = '0'$ ,  $S1 = B$ , 就可通过一个标准逻辑单元来实现该逻辑. 具体的连接如图 3 所示, 其中 '1' 代表连接 VCC, '0' 代表连接 GND.

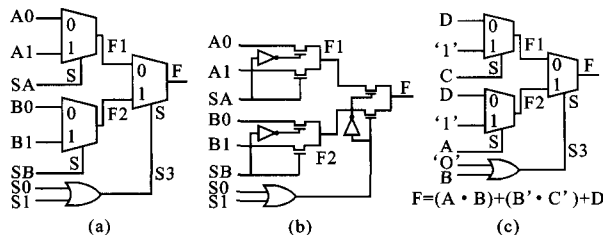


图 3 逻辑功能实现

同理对于 I/O 端口,可以通过对每个端口的输入、输出引脚和布线资源的连接进行配置即可决定其是输入端口还是输出端口.由此可见,对细颗粒反熔丝 FPGA 进行配置,实际上就是对布线资源进行配置.因此生成位流配置文件也大为简化,只需要对 FPGA 内部需要配置的反熔丝信息进行整合,即可得到所需要的位流文件.

## 3 反熔丝 FPGA 位流文件生成

位流文件生成算法所依托的 FPGA 结构是基于经典反熔丝 FPGA<sup>[5-6]</sup>来设计的, FPGA 中部为重复排列的 FPGA 逻辑单元,呈 4X8 方式布置,四周为 I/O 模块,共 24 个端口.根据反熔丝的烧写方式,编程器在位流文件下载完成后,会将位流文件中需要烧通的反熔丝的位置信息传到 FPGA 内部寄存器中,通过 FPGA 内部的外围寻址电路选择要烧通的反熔丝.而在芯片内部,要将一个反熔丝烧通,必须建立相应的高压电路连接,如图 4 所示.使反熔丝一端接  $V_{pp}$ ,一端接 GND,而这又是通过打开适当的横向和纵向的传输管来实现的.在不需要编程的反熔丝的所在的轨道端点都加  $V_{pp}/2$ ,使得它们两端的电压不会超过  $V_{pp}/2$ ,从而保护不要编程的反熔丝,防止其被意外烧通.使用图 5 的编程方式的优势是一个坐标的横向或纵向的传输管控制线都只需要一根,而这一根横向或纵向的线恰恰就是反熔丝在整个反熔丝阵列中的横坐标和纵坐标.因此,可以结合 CAD 流程中产生的工艺映射网表文件,布局结果文件,布线结果文件,以及 FPGA 的具体电路设计,精确的确定反熔丝的横纵坐标,得到横纵坐标后,再由编程电路进行寻址编程<sup>[7]</sup>.

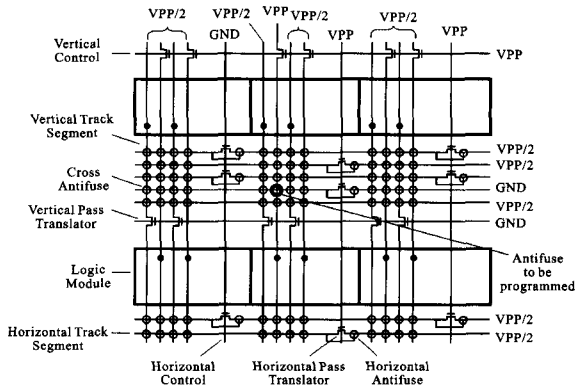


图4 反熔丝 FPGA 编程结构

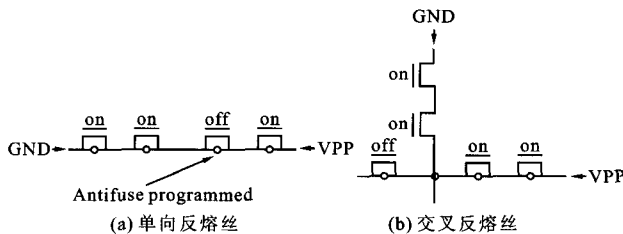


图5 反熔丝编程方式

在确定下反熔丝的坐标位置后,还需注意到两种反熔丝的编程方式.第一种为处于纵横连线交叉处的反熔丝,负责横向布线资源与纵向布线资源之间的连接.由于两种反熔丝的具体编程过程不同,故位流生成算法在生成反熔丝信息时,除了坐标,还需要提供反熔丝类型信息.综上所述,设计的反熔丝 FPGA 位流文件生成算法的输出文件将采取图 6 的文件格式.

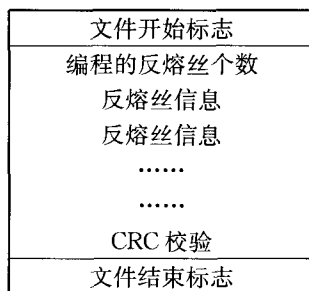


图6 位流文件格式

其中,具体的反熔丝信息格式如图 7. 一帧反熔丝信息长度为两个字节. 其中 14 位为位置信息, X, Y 坐标各 7 位, 表示反熔丝类型的 Type 为两位, '00' 代表交叉类型, '11' 代表单向类型.

|           |         |         |
|-----------|---------|---------|
| Type(1:0) | X <6:0> | Y <6:0> |
| XX        | XXXXXXX | XXXXXXX |

图7 反熔丝信息格式

为了生成位流文件,需要收集 CAD 流程前几个阶段的结果,生成 FPGA 内部需要配置的反熔丝

集合的相关信息. 因此设计的反熔丝 FPGA 位流生成算法以工艺映射后的网表和布局布线的结果文件作为算法输入. 另一方面,以能够被编程器识别的,包含全部反熔丝编程信息的编程文件作为输出.

对于反熔丝 FPGA 逻辑单元来说,其实现逻辑的方式决定了它可能会利用 VCC, GND 等全局布线资源,但是全局布线资源是不参与布线的,所以在布线结果中,并不会出现 VCC, GND 与逻辑单元引脚的连接信息. 为了解决这一问题,算法还需利用到工艺映射生成的网表文件来得到逻辑单元引脚与 VCC 和 GND 之间的连接信息,再根据逻辑单元的布局位置信息,来对所需要使用的布线开关进行精确的定位. 要根据布线结果计算反熔丝信息,处于不同位置的反熔丝横纵坐标计算方法往往不同. 例如,如果要计算一个输出 I/O 端口的输入和一个普通逻辑单元的输入,在得到其目标逻辑单元的地址后,由于相对于左下角的坐标原点,其所要经过的横向和纵向的连线数目(即坐标)计算方法显然不同,故而必须对 FPGA 硬件电路做出适当的划分,而这个划分,也就成为了位流生成算法的核心.

经过分析,在图 8 中,可以将整个芯片划分为 A, B, C, D, E 五个区域,在这五个区域内的所有模块共享同一种坐标计算方法. 现在,在对布线结果进行处理时,首先需要判断其在芯片中的所属区域,然后再对应的调用坐标计算函数即可. 图 9 是细颗粒反熔丝 FPGA 位流生成算法的伪代码. 图 10 是最终生成的反熔丝 FPGA 位流文件的图形化显示,便于需要时查看.

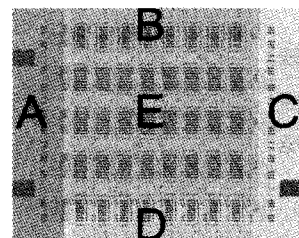


图8 位流生成的芯片划分方法

#### 4 结束语

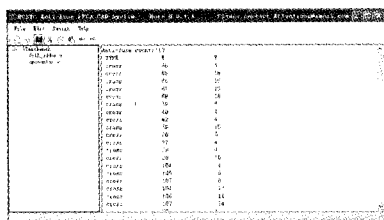
在介绍了 FPGA CAD 软件流程后,通过具体例子描述了反熔丝 FPGA 具体结构并展示了如何配置反熔丝 FPGA, 然后讨论了反熔丝 FPGA 的编程方式. 最后引出了位流文件的格式和反熔丝单元编程信息格式, 提出并实现了反熔丝 FPGA 位流文件生成算法, 以图形化形式对位流文件信息进行了显示. 为了完成实用的反熔丝 FPGA CAD 系统, 对

```

C1=ReadInput();    //读入所有输入文件
C2=GlobalNets();    //对 CLK,VCC,GND 进行全
局布线
assert(C1=C2=true); //如果前两步成功则循环处理
布线结果
while(ExitCriterion()==False)
{ /* “外循环” */
Select(area())
/* “判断区域后进行相应处理” */
Case ‘A’: Coordinate=ComputeA(); Type=type();
break;
Case ‘B’: Coordinate=ComputeB(); Type=type();
break;
Case ‘C’: Coordinate=ComputeC(); Type=type();
break;
Case ‘D’: Coordinate=ComputeD(); Type=type();
break;
Case ‘E’: Coordinate=ComputeE(); Type=type();
break;
}
addFusearray(Coordinate, Type); /* “加入新的反
熔丝” */

```

图 9 位流生成算法伪代码



| Index | Value | Index | Value |
|-------|-------|-------|-------|
| 0     | 0     | 16    | 0     |
| 1     | 0     | 17    | 0     |
| 2     | 0     | 18    | 0     |
| 3     | 0     | 19    | 0     |
| 4     | 0     | 20    | 0     |
| 5     | 0     | 21    | 0     |
| 6     | 0     | 22    | 0     |
| 7     | 0     | 23    | 0     |
| 8     | 0     | 24    | 0     |
| 9     | 0     | 25    | 0     |
| 10    | 0     | 26    | 0     |
| 11    | 0     | 27    | 0     |
| 12    | 0     | 28    | 0     |
| 13    | 0     | 29    | 0     |
| 14    | 0     | 30    | 0     |
| 15    | 0     | 31    | 0     |

图 10 位流文件

于位流文件的研究还有很多工作要做。第一,位流文件还需要根据具体的反熔丝 FPGA 的编程电路的具体实现而进行修改,以适应具体的电路要求。位流文件必须与 FPGA 内部的解码编程电路相配套,共同对反熔丝进行寻址和烧录。第二,位流文件的生成还应该考虑增强对反熔丝进行容错的能力,即当某个反熔丝由于工艺等原因失效不能编程后,配置软

件应能动态修改位流文件,这样即使反熔丝的良率不能达到 100%,电路还是可以在大部分情况下满足使用要求。

### 参考文献:

- [1] Siozios K, Koutroumpetis G, Tatas K, et al. DAGGER: A novel generic methodology for FPGA bitstream generation and its software tool implementation [C]//12th Reconf. Architectures (RAW 2005). USA: Denver Colorado, 2005:165.
- [2] Siozios K, Koutroumpetis G, Tatas K, et al. A novel FPGA architecture and an integrated framework of CAD tools for implementing applications[J]. Special Issue on Recent Advances in Circuits and Systems of the IEICE Transactions on Information and Systems, 2005, E88-D(7):1369-1380.
- [3] Siozios K. A novel FPGA configuration bitstream generation algorithm and tool development[C]//Proc. of. 13th FPL. Lisbon:Portugal, 2004:1116-1118.
- [4] Actel Corporation. Introduction to actel FPGA architecture[EB/OL]. (1997-9-15). <http://www.actel.com/documents/Actel-Architecture-AN.pdf>.
- [5] Hsieh H, Dong K, Kanazawa J Y, et al. A 9000-gate user-programmable gate array[C]//Custom Integrated Circuits Conference Rochester, NY, 1998.
- [6] Rose J. Architecture of field-programmable gate arrays[J]. IEEE, 1993, 81(7):1013-1029.
- [7] Xilinx, Inc. Adaptive programming method for anti-fuse technology[P]. US Patent:5498979, 1996.

### 作者简介:



钱海涛 (1988-), 硕士研究生. 研究方向为大规模集成电路设计研究方向。